

Содержание

Об авторах.....	9
От издательства.....	10
Рецензия на книгу от И. Е. Тарасова.....	11
Рецензия на книгу от А. М. Сухова.....	12
Введение.....	13
Глава 1. Процесс проектирования ПЛИС.....	15
Проектирование с помощью графического интерфейса пользователя (GUI)...	16
Проектирование с использованием сторонних САПР (EDA Tool).....	21
Проектирование с помощью интерфейса командной строки (Command-Line).....	25
Команды интерфейса командной строки.....	26
Использование стандартных команд и скриптов командной строки.....	28
Использование команд языка Tcl.....	29
Контрольные вопросы.....	31
Глава 2. Создание проекта.....	32
Создание проекта.....	32
Использование вкладки версий проекта.....	34
Использование базы данных для разных версий проекта.....	36
Преобразование проекта пакета MAX+PLUS II.....	36
Создание исходного файла проекта.....	37
Использование графического редактора блоков (Block Editor).....	37
Использование текстового редактора.....	38
Использование редактора символов.....	38
Использование мегафункций ALTERA.....	39
Использование помощника MegaWizard Plug-In Manager.....	39
Определение начальных назначений проекта.....	40
Использование редактора назначений.....	41
Использование диалогового окна установок.....	42
Методика создания проекта. Методики «сверху вниз» и «снизу вверх».....	43
Методика «снизу вверх» с использованием логических блоков Logic Lock....	43
Разделение проекта.....	43
Контрольные вопросы.....	44
Глава 3. Синтез.....	45
Использование интегрированного синтезатора для языков VHDL и Verilog...	45
Использование синтезаторов сторонних фирм.....	48

Управление анализом и синтезом.....	49
Использование команд и атрибутов компилятора.....	50
Использование логических опций пакета Quartus.....	50
Использование опций оптимизации связей для пакета Quartus.....	50
Использование тестирующей программы Design Assistant для проверки надежности проекта.....	51
Анализ результатов синтеза с использованием просмотрщика проекта в формате логики регистровых передач.....	52
Контрольные вопросы.....	54
Глава 4. Симуляция.....	55
Симуляция с помощью САПР сторонних фирм.....	56
Настройка симулирующих САПР сторонних фирм.....	56
Создание выходного файла для симуляции.....	56
Процесс симуляции с использованием САПР сторонних фирм.....	58
Библиотеки симуляторов.....	59
Симуляция проектов с помощью симулятора Quartus.....	60
Создание векторных файлов.....	62
Использование Simulator Tool.....	62
Контрольные вопросы.....	63
Глава 5. Трассировка и размещение.....	64
Анализ результатов трассировки.....	65
Окно отчетов (Report Window).....	66
Использование поуровневого планировщика (Floorplan Editor) для анализа результатов.....	67
Использование помощника проектирования (Design Assistant) для проверки возможности реализации проекта.....	69
Оптимизация трассировки.....	69
Использование пространственных назначений.....	70
Установка опций, управляющих размещением и трассировкой.....	70
Использование оптимизатора ресурсов (Resource Optimization Advisor)....	72
Использование проводника Design Space Explorer.....	73
Использование режима инкрементной трассировки (Incremental Fitting).....	74
Установка назначений через запоминание предыдущих результатов (Back-Annotation).....	77
Контрольные вопросы.....	78
Глава 6. Временной анализ.....	79
Расчет временных характеристик в пакете Quartus.....	80
Назначение временных характеристик.....	80
Выполнение временного анализа.....	83
Выполнение предварительной оценки временных характеристик.....	84
Просмотр результатов временного анализа.....	85
Использование окна отчетов.....	86
Установка назначений и просмотр внутренних задержек.....	87

Использование Technology Map Viewer.....	88
Проведение временного анализа с помощью EDA Tools	88
Использование программного обеспечения PrimeTime	89
Использование программного обеспечения Tau	89
Контрольные вопросы.....	90
Глава 7. Настройка временных параметров	91
Использование окна поуровневого планировщика с временной привязкой (Timing Closure Floorplan)	92
Просмотр назначений и трассировки.....	92
Установка назначений.....	94
Использование временной оптимизации	95
Использование оптимизации связей для достижения временной привязки....	96
Использование областей фиксированных логических блоков (LogicLock Regions) для достижения временной привязки	98
Гибкие области LogicLock (Soft LogicLock Regions).....	99
Назначения маршрутов (Path-Based Assignments).....	99
Использование Design Space Explorer для достижения временных параметров.....	99
Контрольные вопросы.....	100
Глава 8. Программирование и конфигурация	101
Программирование одного или нескольких устройств с помощью программатора	103
Создание вспомогательных программных файлов	104
Создание программных файлов других форматов	105
Конвертирование программных файлов	106
Использование пакета Quartus для программирования через удаленный JTAG-сервер.....	108
Контрольные вопросы.....	109
Глава 9. Основы блочного проектирования	110
Технология блочного проектирования пакета Quartus	110
Использование областей фиксированных логических блоков (LogicLock Regions).....	111
Сохранение промежуточных результатов синтеза	115
Обратное сохранение (Back-Annotating) назначений логического блока	116
Экспорт и импорт назначений области LogicLock	116
Использование областей LogicLock с другими САПР	116
Контрольные вопросы.....	117
Глава 10. Отладка.....	118
Использование встроенного логического анализатора Signal Tap II Logic Analyzer	119
Установка и запуск встроенного анализатора.....	119
Анализ данных встроенного анализатора.....	122

Использование тестера сигналов (SignalProbe).....	124
Использование редактора содержимого In-System Memory	126
Использование просмотрщика в формате RTL-логики (RTL Viewer).....	127
Использование редактора топологии кристалла (Chip Editor).....	127
Контрольные вопросы.....	128
Глава 11. Управление инженерными изменениями	129
Определение задержек и критических секций проекта с помощью редактора топологии кристалла (Chip Editor)	130
Редактирование базовых элементов в редакторе топологии кристалла (Chip Editor).....	131
Изменение свойств ресурсов с помощью редактора свойств ресурсов (Resource Property Editor)	132
Просмотр и проведение изменений с помощью редактора изменений (Change Manager)	133
Проверка эффекта от ECO-изменений.....	135
Контрольные вопросы.....	135
Глава 12. Проектирование на системном уровне	136
Создание SOPC-проекта в среде SOPC Builder.....	136
Создание системы	137
Генерация системы.....	138
Создание DSP-проекта с помощью DSP Builder	138
Встроенные функции	139
Генерация файлов симуляции	139
Генерация синтезируемых файлов	139
Контрольные вопросы.....	140
Глава 13. Разработка программного обеспечения	141
Использование Software Builder в среде Quartus.....	141
Настройки установок Quartus Software Builder.....	142
Генерация программных выходных файлов	142
Создание программного файла для флеш-памяти	143
Создание пассивного программного файла	144
Создание файла данных инициализации памяти	145
Контрольные вопросы.....	145
Практическая работа 1. Знакомство с Quartus.....	146
Создание проекта	146
Создание bdf-файла	150
Порядок выполнения работы	152
Самостоятельная работа	161
Программирование отладочной платы в Quartus Prime software Lite edition	162
Программирование логической функции на DESim.....	165
Контрольные вопросы.....	167
Рекомендации по оцениванию работы.....	168

Практическая работа 2. Синтез и моделирование комбинационных устройств, заданных в табличной форме	170
Теоретические сведения	170
Порядок выполнения работы	172
Самостоятельная работа	174
Задания к практической работе	174
Дополнительные задания	178
Рекомендации по оцениванию работы.....	178
Практическая работа 3. Проектирование дешифратора адреса	179
Теоретические сведения	179
Дешифратор адреса	179
Метод Карно.....	180
Минимизация логических функций методом карт Карно	182
Минимизация ЛФ методом Квайна–Мак-Класски	183
Пример задания 1	185
Выполнение задания 1	185
Пример задания 2	186
Выполнение задания 2	186
Порядок действий, если на макетной плате не хватает кнопок для задания входных сигналов.....	190
Синтез различных комбинационных схем.....	191
Самостоятельная работа	192
Рекомендации по оцениванию работы.....	193
Практическая работа 4. Проектирование сумматора	194
Теоретические сведения	194
Порядок выполнения работы	195
Самостоятельная работа	201
Рекомендации по оцениванию работы.....	201
Практическая работа 5. Разработка конвейерного умножителя	202
Часть 1: конвейерный умножитель	202
Часть 2: моделирование проекта в среде Quartus Prime.....	214
Компиляция проекта в среде Quartus Prime. Анализ результатов компиляции	217
Самостоятельная работа	225
Рекомендации по оцениванию работы.....	225
Практическая работа 6. Разработка конвейерного умножителя (продолжение)	226
Часть 1: версии проекта в среде Quartus Prime. Создание назначений.....	226
Часть 2: назначение контактов ввода/вывода в проекте.....	230
Самостоятельная работа	242
Рекомендации по оцениванию работы.....	242

Практическая работа 7. Подключение внешней периферии к ПЛИС.....	243
Создание модуля счетчика.....	243
Создание мегафункции.....	244
Подключение периферии к плате ПЛИС.....	251
Макетная плата.....	251
Подключение светодиода к плате ПЛИС.....	253
Самостоятельная работа	255
Рекомендации по оцениванию работы.....	256
Практическая работа 8. Подключение внешней периферии к ПЛИС (продолжение)	258
Самостоятельная работа	258
Дополнительное задание	258
Рекомендации по оцениванию работы.....	259
Практическая работа 9. Разработка устройства на ПЛИС.....	260
Обязательная часть.....	260
Вариативная часть	260
Рекомендации по оцениванию работы.....	260
Приложение А. Настройка выводимых значений в вейвформу Modelsim	262
Приложение Б. Настройка цветов временной диаграммы в Modelsim	264
Приложение В. Быстрая настройка проекта в программной среде Quartus под платы компаний-партнеров Altera, на примере платы Terasic DE0-Nano	266
Приложение Г. Генерация таблицы задержек в Quartus	276
Приложение Д. DESim: симулятор отладочной платы	280
Литература.....	283

Об авторах



Романова Ирина Ивановна (<https://www.hse.ru/staff/iromanova>) – ведущий автор данной книги – занимается преподаванием компьютерных и инженерных дисциплин с 2010 г. В настоящее время работает старшим преподавателем в Московском институте электроники и математики им. А. Н. Тихонова Национального исследовательского университета «Высшая школа экономики» (МИЭМ НИУ ВШЭ), ведущий преподаватель и лектор дисциплины «Информатика» для студентов 1-го курса и дисциплин по проектированию в Quartus для 3-го курса. Автор нескольких известных книг, в т. ч. «Цифровой синтез: практический курс», «Цифровой синтез: RISC-V». Автор более 50 научных статей. Специализируется на методике преподавания компьютерных дисциплин студентам.



Американов Александр Александрович (<https://www.hse.ru/staff/a.amerikanov/>) – автор данной книги, к. т. н., доцент Московского института электроники и математики им. А. Н. Тихонова Национального исследовательского университета «Высшая школа экономики» (МИЭМ НИУ ВШЭ). Специализируется на разработке систем удаленного доступа к лабораторному оборудованию, цифровых систем на ПЛИС/микроконтроллерах, робототехнических комплексов, многопроцессорных систем и т. д. В 2022 г. защитил кандидатскую диссертацию в НИУ ВШЭ, является автором более 50 научных статей и патентов. Преподает проектирование на ПЛИС и цифровой синтез больше 10 лет.



Романов Александр Юрьевич (<https://www.hse.ru/staff/a.romanov>) – автор и редактор данной книги, д. т. н., доцент, профессор Московского института электроники и математики им. А. Н. Тихонова Национального исследовательского университета «Высшая школа экономики» (МИЭМ НИУ ВШЭ). С 2014 г. работает в МИЭМ НИУ ВШЭ, где возглавляет лабораторию САПР (<https://miem.hse.ru/edu/ce/cadsystem>), специализирующуюся на проектной деятельности, а также разработке цифровых систем на ПЛИС/микроконтроллерах, робототехнических комплексов, аппаратных реализаций систем искусственного интеллекта, многопроцессорных систем, систем удаленного доступа к лабораторному оборудованию и т. д. В 2024 г. защитил докторскую диссертацию в НИУ ВШЭ, является автором более 200 научных статей, патентов и книг. А. Ю. Романов преподает проектирование на ПЛИС и цифровой синтез более 15 лет.

От издательства

Отзывы и пожелания

Мы всегда рады отзывам наших читателей. Расскажите нам, что вы думаете об этой книге – что понравилось или, может быть, не понравилось. Отзывы важны для нас, чтобы выпускать книги, которые будут для вас максимально полезны.

Вы можете написать отзыв на нашем сайте www.dmkipress.com, зайдя на страницу книги и оставив комментарий в разделе «Отзывы и рецензии». Также можно послать письмо главному редактору по адресу dmkipress@gmail.com; при этом укажите название книги в теме письма.

Если вы являетесь экспертом в какой-либо области и заинтересованы в написании новой книги, заполните форму на нашем сайте по адресу http://dmkipress.com/authors/publish_book/ или напишите в издательство по адресу dmkipress@gmail.com.

Список опечаток

Хотя мы приняли все возможные меры для того, чтобы обеспечить высокое качество наших текстов, ошибки все равно случаются. Если вы найдете ошибку в одной из наших книг, мы будем очень благодарны, если вы сообщите о ней главному редактору по адресу dmkipress@gmail.com или редактору данного издания по адресу a.romanov@hse.ru. Сделав это, вы избавите других читателей от недопонимания и поможете нам улучшить последующие издания этой книги.

Нарушение авторских прав

Пиратство в интернете по-прежнему остается насущной проблемой. Издательство «ДМК Пресс» очень серьезно относится к вопросам защиты авторских прав и лицензирования. Если вы столкнетесь в интернете с незаконной публикацией какой-либо из наших книг, пожалуйста, пришлите нам ссылку на интернет-ресурс, чтобы мы могли применить санкции.

Ссылку на подозрительные материалы можно прислать по адресу электронной почты dmkipress@gmail.com.

Мы высоко ценим любую помощь по защите наших авторов, благодаря которой мы можем предоставлять вам качественные материалы.

Благодарности

Здесь будут фамилии тех, кто помогал изданию этой книги, прислав в издательство найденные ошибки или ссылки на подозрительные материалы.

Рецензия на книгу от И. Е. Тарасова

Разработка на ПЛИС является важным направлением в области проектирования и прототипирования интегральных схем, а также создания небольших серий встраиваемых систем. Сложность разработки на ПЛИС и изучения данной дисциплины заключается в том, что в отличие от традиционного программирования здесь требуется освоить другую парадигму, согласно которой разрабатывается аппаратура, в которой все процессы происходят одновременно и параллельно. Кроме того, на итоговый результат значительное влияние оказывает, с какими настройками осуществлялся синтез разрабатываемого проекта. Чтобы облегчить процесс проектирования, все производители ПЛИС предлагают свои визуальные средства проектирования. В России наибольшее распространение имеют ПЛИС компаний Altera, Xilinx (AMD) и Gowin, и соответственно каждая из них предлагает свой САПР. Данная книга представляет собой учебное пособие по Altera Quartus и подходит для самостоятельного освоения или изучения в вузе основ проектирования устройств на ПЛИС в данной САПР.

Учебных материалов по тематике проектирования на ПЛИС достаточно мало, и от существующих данное учебное пособие отличается тем, что состоит из теоретической части (13 глав, описывающих все основные вопросы работы в Quartus) и еще набора из 9 практических работ, охватывающих темы от создания простой логической функции до устройства на ПЛИС с периферией. Таким образом, учебное пособие знакомит читателей не только со средой Quartus и ее возможностями по настройке проекта, проведению моделирования и синтеза, управлению версиями, использованию мегафункций (IP-ядер), назначению внешних выводов, использованию внешних программных инструментов и т. д.), но и с тем, как минимизировать логические функции, собрать из блоков арифметический блок, подключить периферийные устройства к учебной плате с ПЛИС и выполнить отладку проекта, и т. д.

Можно отметить понятную и прозрачную организацию книги и подробное, с иллюстрациями, описание шагов проектирования в среде Quartus.

В целом можно констатировать появление еще одного качественного издания, которое будет полезно студентам и инженерам, желающим научиться проектировать на ПЛИС фирмы Altera в среде САПР Quartus.

Автор книг по разработке цифровых систем на основе ПЛИС Xilinx, д. т. н., профессор федерального государственного бюджетного образовательного учреждения высшего образования «МИРЭА – Российский технологический университет»

Илья Евгеньевич Тарасов

Рецензия на книгу от А. М. Сухова

Разработка встраиваемых систем и устройств интернета вещей является важным направлением в промышленной и бытовой электронике. Во многих случаях при разработке недостаточно использования микроконтроллеров или микропроцессоров, особенно когда требуется реализация каких-то критичных ко времени или специфичных функций. Тогда на помощь приходят ПЛИС.

Чтобы разрабатывать проекты на ПЛИС, нужно: знать язык описания аппаратуры, владеть средой проектирования для ПЛИС, уметь выполнять моделирование, запускать прототип «в железе» и т. д. Вот почему важно дать читателю не только теоретические аспекты, но и проверить теорию на практике с помощью отладочной платы. Эта книга – именно то, что нужно: она воплощает в себе баланс между теоретической частью и ее практической реализацией. Она посвящена среде разработки проектов на ПЛИС фирмы Altera под названием Quartus и в первой части содержит все основные теоретические сведения для разработки. Вторая же часть состоит из пошаговых практических работ для освоения работы в Quartus на примере создания проектов, сложность которых возрастает постепенно и заканчивается созданием простого устройства не только в виде запрограммированной отладочной платы, но и с подключенной периферией.

Данная книга является готовым законченным учебным курсом длительностью до полугода и может использоваться как в вузах для обучения студентов инженерных специальностей, так и для самостоятельного освоения проектирования на ПЛИС фирмы Altera.

А. М. Сухов,
д. т. н., в. н. с. Самарского национального исследовательского
университета имени академика С. П. Королева

Введение

Современный уровень развития электроники обуславливает необходимость модернизации во всех сферах человеческой деятельности, особенно в области IT-технологий, военном и авиакосмическом секторах, медицине и многих других отраслях промышленности. При этом требования к вычислительной мощности и энергоэффективности специализированных, портативных и встроенных устройств непрерывно возрастают. Новейшая элементная база и средства проектирования фирмы Altera (Intel FPGA) отвечают всем современным требованиям для разработки цифровых устройств на основе программируемых логических интегральных схем (ПЛИС), которые успешно дополняют и заменяют микропроцессорные средства при создании устройств для цифровой обработки сигналов, телекоммуникационных систем, ускорителей вычислений, специализированных и высокопроизводительных вычислителей, а также других систем, ориентированных на аппаратную реализацию. Применение ПЛИС позволяет распараллеливать процесс обработки данных и ускорять вычисления в десятки раз, а также имеет более гибкую реализацию по сравнению с микропроцессорными системами. Удобная форма описания проекта и широкий набор аппаратных и программных средств облегчают и удешевляют разработку цифровых систем на базе ПЛИС.

Настоящее учебное пособие подготовлено по материалам курсов лекций, которые в течение последних лет читаются в департаменте компьютерной инженерии Московского института электроники и математики им. А. Н. Тихонова Национального исследовательского университета «Высшая школа экономики», и предназначено для использования в преподавании дисциплин, связанных с проектированием на ПЛИС. Важность умения проектировать на ПЛИС обусловлена современным состоянием развития радиоэлектроники, электронно-вычислительных средств, а также средств проектирования цифровых систем. Для изучения ПЛИС необходима опора на знания, полученные при изучении таких курсов, как «Электроника», «Теория автоматов», «Элементная база радиоэлектроники», «Компьютерные информационные технологии», «Электронно-вычислительные устройства и системы» и т. д.

Быстрое развитие цифровых средств требует от специалиста не только знаний в области современной элементной базы и схемотехники, но и умений использования новых технологий проектирования и отладки в составе системы, а также владения навыками работы с современными системами автоматического проектирования и сопровождения разработки. Знания, полученные при изучении данного пособия, могут быть использованы при изучении таких дисциплин, как «Автоматизация проектирования электронных средств», «Проектирование систем на кристалле», «Системное проектирование цифровых устройств», «Верификация цифровых систем» и др.

Материалы, изложенные в пособии, охватывают все основные темы, связанные с проектированием на базе ПЛИС фирмы Altera: работу в командном и графическом интерфейсах Quartus; этапы создания проекта; синтез; симуляцию; трассировку и размещение; временной анализ и настройки временных параметров; конфигурирование и программирование устройств фирмы Altera; технологию блочного проектирования; отладку проекта; управление инженерными изменениями; технологию проектирования на системном уровне; разработку программного обеспечения в среде Quartus.

После изучения материалов, изложенных в пособии, вы будете знать: основные модули и структуру САПР Quartus; возможности модулей Quartus для проектирования систем на базе ПЛИС; этапы создания и разработки проектов для ПЛИС с применением интегрированной среды проектирования Quartus и аппаратных отладочных средств типа Development Board; методы и средства анализа и отладки цифровых систем с использованием Quartus.

На основе полученных знаний вы будете уметь: разрабатывать структуру и алгоритм функционирования цифровой системы; выполнять проектирование и настройку цифровой системы в интегрированной среде проектирования Quartus и проводить оценку ее эффективности с помощью интегрированных средств и оценочных модулей; применять технологию блочного проектирования и проектирования на системном уровне с использованием инструментов САПР Quartus; квалифицированно формулировать техническое задание для проектирования цифровой системы.

Учебное пособие имеет логичную и удобную иерархическую структуру – «от простого к сложному» – и предназначено для инженеров, студентов и аспирантов, изучающих применение среды Quartus фирмы Altera для проектирования цифровых устройств и систем на ПЛИС, а также для широкого круга специалистов, которые хотели бы углубить свои знания в данной области.

Чтобы продолжить заниматься цифровой электроникой, разработкой на ПЛИС, проектированием на языках описания аппаратуры Verilog или VHDL, процессорной архитектурой RISC-V, рекомендуем вам обратить внимание на такие книги, как Д. Харрис и С. Л. Харрис «Цифровая схемотехника и архитектура компьютера», «Цифровая схемотехника и архитектура компьютера: RISC-V», «Цифровая схемотехника и архитектура компьютера. Дополнение по архитектуре ARM»; «Цифровой синтез: RISC-V» (под ред. А. Ю. Романова), Ф. Бруно «Программирование FPGA для начинающих», С. Смит «Программирование на языке ассемблера RISC-V», и другие книги из серии «Истовый инженер» (воспользуйтесь QR-кодом, чтобы узнать об упомянутых книгах).



А. Ю. Романов,
д. т. н., доцент, профессор департамента компьютерной инженерии
Московского института электроники и математики им. А. Н. Тихонова
Национального исследовательского университета
«Высшая школа экономики»

Глава 1

Процесс проектирования ПЛИС

Программный пакет Quartus® фирмы Altera® (Intel FPGA) представляет собой полную многоплатформенную среду проектирования, легко адаптируемую к требованиям конкретного проекта. Это комплексная среда для проектирования систем на программируемом кристалле (SOPC). Пакет Quartus включает в себя весь набор программ, необходимых на этапах проектирования микросхем FPGA и CPLD.

Ниже на рис. 1.1 показана процедура проектирования в среде Quartus.



Рис. 1.1 ❖ Процедура проектирования в Quartus

Проектирование с помощью графического интерфейса пользователя (GUI)

Дополнительно пакет Quartus позволяет использовать графический интерфейс пользователя, интерфейс сторонних САПР или интерфейс командной строки на всех этапах проектирования. Разработчик может использовать один из этих интерфейсов для всего процесса проектирования или их комбинацию для отдельных этапов проектирования. Эта глава посвящена обзору основных этапов процесса проектирования. Последующие главы более подробно освещают отдельные этапы проектирования.

Пакет Quartus позволяет разработчику выполнить все необходимые этапы проектирования; это программная среда, простая в использовании и полностью автономная.

За время своего существования программная среда Quartus претерпела существенные изменения. В нашем учебном пособии рассмотрены наиболее популярные версии данного программного обеспечения: Quartus II и Quartus Prime. Несмотря на то что некоторые модули могут различаться от версии программной среды, общие подходы в проектировании остаются неизменными.

На рис. 1.2 показан внешний вид пользовательского интерфейса пакета Quartus после первого запуска программы.

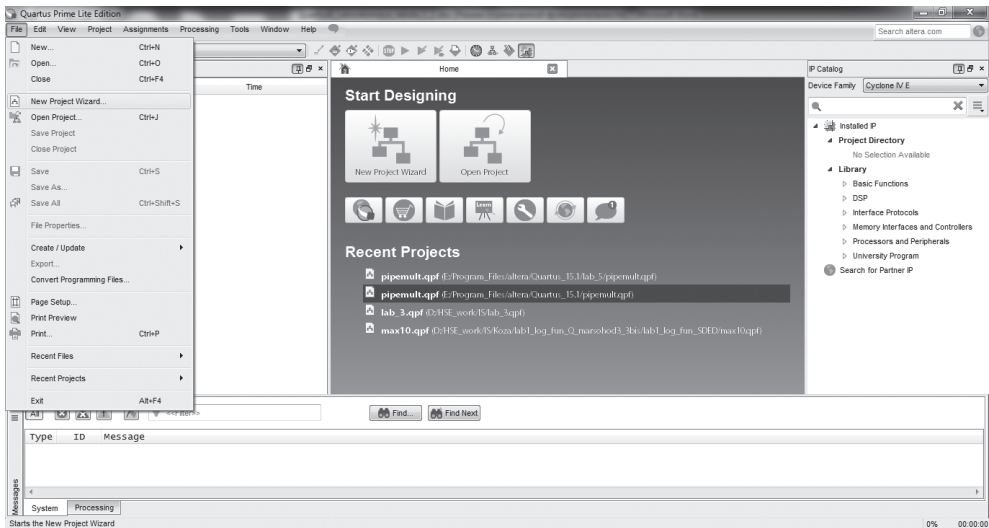


Рис. 1.2 ❖ Внешний вид графического интерфейса пользователя пакета Quartus

В состав компилятора пакета Quartus входят следующие модули (модули, отмеченные звездочкой, являются дополнительными и подключаются разработчиком при необходимости):

- модуль анализа и синтеза (Analysis & Synthesis);
- модуль трассировщика (Fitter);
- модуль ассемблера (Assembler);
- анализатор временных задержек (Timing Analyzer);
- помощник создания проектов* (Design Assistant*);
- генератор файлов обмена с другими САПР* (EDA Netlist Writer*);
- интерфейс базы данных компилятора* (Compiler Database Interface*).

Полный запуск компилятора осуществляется с помощью команды **Start Compilation** (меню **Processing**). Отдельные модули компилятора запускаются с помощью команды **Start** (меню **Processing**) с последующим выбором команды запуска конкретного модуля из подменю команды **Start**.

В версии Quartus II дополнительно модули компилятора можно вызвать с помощью команды **Compiler Tool** (меню **Tools**) и запустить их в открывшемся окне инструментов компилятора (**Compiler Tool window**). Кроме того, окно инструментов компилятора позволяет открывать файлы настроек, файлы отчетов соответствующих модулей или другие дополнительные окна (рис. 1.3).

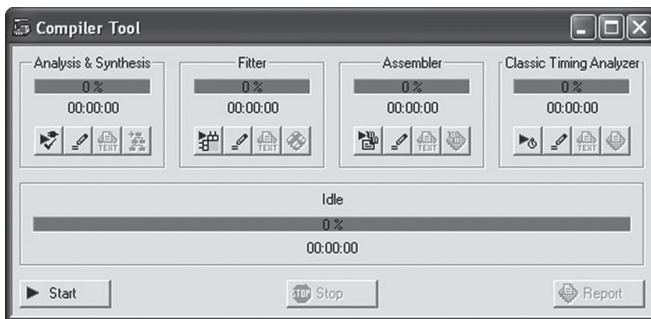


Рис. 1.3 ❖ Окно компилятора

Пакет Quartus позволяет выбрать один из нескольких типичных режимов компиляции с помощью соответствующих команд меню **Processing**. Ниже описаны команды для наиболее часто используемых режимов компиляции:

- 1) **выполнение полной компиляции:** используется для полной компиляции всего проекта (команда из меню **Processing** – **Start Compilation**);
- 2) **выполнение компиляции с последующим моделированием:** если выбран режим временного моделирования, то выполняется полная компиляция с последующим моделированием текущего проекта. Если выбран режим функционального моделирования, компилятор генерирует список связей для функционального моделирования (соответствует команде **Generate Functional Simulation Netlist**), и затем выполняется моделирование текущего проекта (команда **Start Compilation and Simulation**);

- 3) **разводка внутренних сигналов на свободные контакты (Signal-Probe™)**: повторная разводка текущего проекта без проведения полной компиляции (**Start – Start SignalProbe Compilation**);
- 4) **предварительная оценка временных параметров**: проведение частичной компиляции с последующей остановкой и выдачей предварительных значений временных параметров до завершения трассировки (**Start – Start Early Timing Estimate**).

В новых версиях Quartus могут отсутствовать. Разработчик имеет возможность настроить размещение и состав меню, команды и иконки быстрого вызова в среде Quartus по своему усмотрению.

В версии Quartus II можно выбрать стандартный графический интерфейс среды Quartus или графический интерфейс пользователя, напоминающий среду MAX+PLUS® II, при первом запуске пакета Quartus или изменить внешний вид интерфейса позже с помощью диалогового окна **Customize** (меню **Tools**).

Если пользователь имеет опыт работы в среде MAX+PLUS II, то настройка интерфейса пользователя как в среде MAX+PLUS II с аналогичным размещением и составом меню, команд и иконок быстрого вызова позволит эффективно работать в среде Quartus. На рис. 1.4 изображено диалоговое окно **Customize**.

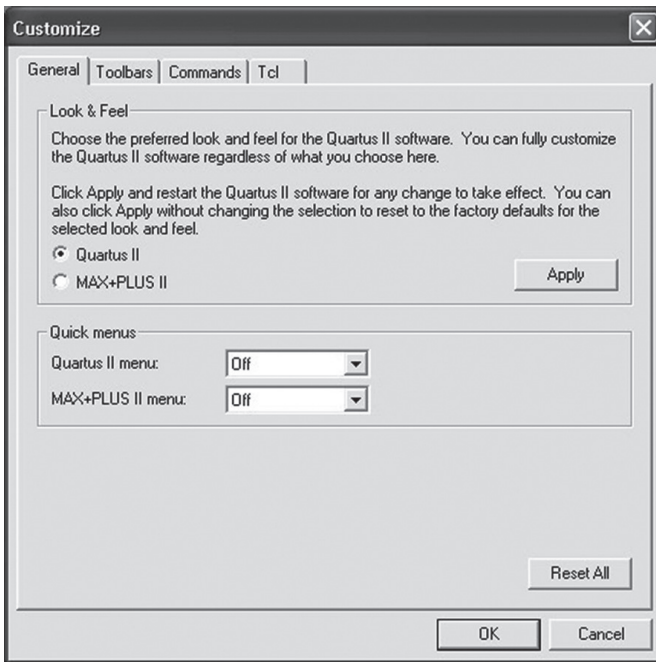


Рис. 1.4 ❖ Диалоговое окно Customize

Диалоговое окно настроек внешнего вида **Customize** позволяет выбрать тип отображаемого меню быстрого доступа (меню пакета Quartus или па-

Конец ознакомительного фрагмента.

Приобрести книгу можно

в интернет-магазине

«Электронный универс»

e-Univers.ru